

⑨ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭58—70689

⑤ Int. Cl.³
H 04 N 5/30
H 01 L 27/14

識別記号
庁内整理番号
6940—5C
6819—5F

⑬ 公開 昭和58年(1983)4月27日

発明の数 2
審査請求 未請求

(全 9 頁)

⑭ 二次元半導体画像センサおよびその駆動方法

セ18

⑯ 特 願 昭57—165962

⑰ 出 願 昭57(1982)9月22日

優先権主張 ⑱ 1981年9月25日 ⑲ 西ドイツ
(DE) ⑳ P3138240.1

㉑ 発 明 者 ルードルフ・コツホ
ドイツ連邦共和国ウンターハツ
ヒング・ゲルデラーシュユトラ

㉒ 発 明 者 ハイナ・ヘルプスト
ドイツ連邦共和国ミュンヘン82
アネコシュトラッセ29a
㉓ 出 願 人 シーメンス・アクチエンゲゼル
シャフト
ドイツ連邦共和国ベルリン及ミ
ュンヘン(番地なし)
㉔ 代 理 人 弁理士 富村潔

明 細 書

1. 発明の名称 二次元半導体画像センサおよ
びその駆動方法

2. 特許請求の範囲

- 1) ドープされた半導体板上に行列配置された
センサ素子を備え、垂直シフトレジスタの並
列出力端を通して制御可能な行導体がセンサ
素子の選択に使用され、センサ素子の出力端
は選択された状態で列導体に結ばれ、一つの
センサ出力端が列導体上を並列に伝送される
センサ信号の順次読出し用として設けられて
いる画像センサにおいて、行導体(L1, ...,
Lz)が第一の行選択トランジスタ(ZT1, ...,
ZTz)を通して一定電位に偏された接続端(i)
に結ばれていること、第一の行選択トランジ
スタの制御端子が第一垂直シフトレジスタの
並列出力端(A1, ..., Az)に接続されて
いること、行導体が第二の行選択トランジス
タ(ZT1', ..., ZTz')を通して一定電位に偏か

れた接続端(i)にも結ばれていること、第二
の行選択トランジスタの制御端子が第二垂直
シフトレジスタの並列出力端(B1, ..., Bz)
に接続されていること、毎々の列導体(SP1,
..., SPm)が一定電圧が加えられている接続
点(A)に同時に接続可能であることを特徴と
する二次元半導体画像センサ。

2) 行導体(L1, ..., Lz)がリセットトランジス
タ(RT1, ..., RTz)を通して規準電位に偏か
れた接続点(4a)に結ばれていることを特
徴とする特許請求の範囲第1項記載の二次元
半導体画像センサ。

3) 列導体が列選択トランジスタ(ST1, ...,
STm)を通してセンサ出力端(A)に導く読出
し線(AL)に結ばれ、列選択トランジスタ
の制御端子が水平シフトレジスタ(H)の並列
出力端(H1, ..., Hm)に結ばれていることを
特徴とする特許請求の範囲第1項又は第2項
記載の二次元半導体画像センサ。

- 4) 列選択トランジスタの制御端子がスイッチングトランジスタ(T_{v1}, \dots, T_{vm})の開閉区間を通して第1クロックパルス($\phi v2$)が加えられる端子(15)に結ばれていること、スイッチングトランジスタの制御端子が別のクロックパルス($\phi v1$)が加えられる端子(16)に結ばれていることを特徴とする特許請求の範囲第3項記載の二次元半導体画像センサ。
- 5) センサ出力端(A)が抵抗(R)を通して電源(UA)に接続されていることを特徴とする特許請求の範囲第1項乃至第4項の一つに記載の二次元半導体画像センサ。
- 6) 抵抗が別のクロックパルス($\phi v3$)によつて制御されるトランジスタの開閉区間によつてバイパスされていることを特徴とする特許請求の範囲第5項記載の二次元半導体画像センサ。
- 7) 光電変換器(33)例えばフォトダイオー

- ドの後に接続されているコンデンサ(C)がコンパレータ(29)の第一入力端に結ばれ、その第二入力端には参照電圧(V_R)が導かれること、コンパレータの出力端がフリップフロップ(FF)を通して逆進カウンタ(30)のエネイブル端子に結ばれこのカウンタが画像センサの行の全数 z に対して設定可能であること、前述カウンタ(31)が設けられこのカウンタに逆進カウンタの計数状態を移すことができること、両カウンタが行周波数クロックパルス用の入力端子を備えていること、前述カウンタの出力端(48)がインバータ(49)を通して出力端(50)に結ばれ、この出力端が第二垂直シフトレジスタ(VB)の信号入力端に接続されていることを特徴とする特許請求の範囲第1項乃至第6項の一つに記載の二次元半導体画像センサ。
- 8) センサ出力端(A)が一つのRC回路(R2, C1)を通して差動増幅器(53)の一つの

入力端に結ばれ、その第二の入力端にはセンサ信号の平均値の規定値に対応する電圧(U_{sol})が導かれること、差動増幅器(53)の後にその出力電圧によつて制御される高内部抵抗の電圧(T_{r1})が接続され、この電圧が光電変換器(33)に代つてコンパレータの入口のコンデンサ(C)を充電することを特徴とする特許請求の範囲第7項記載の二次元半導体画像センサ。

- 9) センサ素子のそれぞれの行が、各センサ素子で作られた信号を列導体に送り込み続いてそれを順次に読み出すために行われた選択の後に、続く n 行のセンサ素子の信号を列導体に送り込むために用意されている時間間隔中に新たに選択され、その際この選択がこの時間間隔中に行われるセンサ素子の信号の伝送に対して時間をずらして実施されることが、最後に述べた選択がセンサ素子に集められた電荷の読み出しと除去のために実施され、その

際同じ行の次の読み出しを決定する積分時間が光発生電荷の n 回目の除去が終了後始めて開始されることを特徴とする特許請求の範囲第8項乃至第9項のそれぞれに記載の二次元半導体画像センサの駆動方法。

- 10) 光発生電荷の除去に必要な行導体の選択が第二垂直シフトレジスタの並列出力端を通して実施され、その信号入力端にはこの目的のため n 個のパルス列が導かれることを特徴とする特許請求の範囲第9項記載の方法。
- 11) 電荷除去のための選択の回数 n が二次元画像センサの光照射強度に關係してセンサ信号の平均振幅が一定となるように選定されることを特徴とする特許請求の範囲第9項記載の方法。
- 12) センサ信号の平均値が作られ、この平均値と予め与えられた規定値との間の偏差が電荷除去のための選択回数 n をこの偏差ができる

だけ小さくなるように選定するのに利用されることを特徴とする特許請求の範囲第9項記載の方法。

3. 発明の詳細な説明

この発明は半導体基板上に行列配置されたセンサ素子を備え、一つの垂直シフトレジスタの並列出力端を通して制御される行導体によつてセンサ素子の選択が行われ、センサ素子の出力端は選択された状態で列導体に結ばれ、列導体上を並列に伝送されるセンサ素子信号を順次に読み出すためのセンサ出力端が設けられている二次元半導体画像センサに関するものである。

この種の画像センサは例えば文献(I E E E Journal of Solid - State Circuits, SC-15 [4], Aug. 1980, p.747-752)の記載により公知である。この発明の目的はこの種の画像センサにおいてセンサ素子の積分時間が制御又は調整可能であるようにすることである。この目的は特許請求の範囲第1項に特徴として挙げた構成

ている接続点4aに結ばれている。トランジスタ $H T_1$ のゲートは電圧 U_{RR} が印加される端子5に結ばれている。行導体 L_2 乃至 L_z に対してもフォトダイオードと選択トランジスタが行導体 L_1 の場合と同様に設けられ、これらの行導体も行選択トランジスタ $Z T_2$ 乃至 $Z T_z$ を通して端子1に接続される。トランジスタ $Z T_2$ 乃至 $Z T_z$ のゲートはそれぞれシフトレジスタ $V A$ の並列出力端 A_2 乃至 A_z の一つに結ばれる。更にリセットトランジスタ $R T_2$ 乃至 $R T_z$ が上記と同様に行導体 L_2 乃至 L_z に対して設けられ、そのゲートは端子5に結ばれる。

一つの列に配置されたフォトダイオードに対する選択トランジスタ例えば T_{11} 乃至 T_{z1} はそれらに共通の列導体 $S P_1$ に接続され、この列導体は列選択トランジスタ $S T_1$ を通して読出し線 $A L$ に結ばれる。トランジスタ $S T_1$ のゲートは水平シフトレジスタ H の並列出力端の一つ H_1 に結ばれている。他の列に対しても同様に列選択ト

とすることによつて達成される。

この発明の有利な実施形態とその操作方法は特許請求の範囲第2項以下に示されている。

図面を参照してこの発明を詳細に説明する。

第1図にこの発明による二次元半導体画像センサの原理的接続図を示す。一つの半導体板表面にフォトダイオードを含むセンサ素子が行列配置で集積されている。第1行に属するフォトダイオード D_{11} 乃至 D_{1m} として示され、各フォトダイオードに直列に一つの選択トランジスタ(T_{11}, \dots, T_{1m})の開閉区間が接続され、これらのトランジスタのゲートは共通の行導体 L_1 に結ばれている。行導体 L_1 は行選択トランジスタ $Z T_1$ の開閉区間を通して端子1に結ばれ、この端子に一定電圧 V_{DD} が加えられる。 $Z T_1$ のゲートは信号入力端2とクロックパルス入力端3, 4を備える第一垂直シフトレジスタ $V A$ の並列出力端の一つ A_1 に接続される。行導体 L_1 は更にリセットトランジスタ $R T_1$ の開閉区間を通して規準電位に置かれ

ランジスタ例えば $S T_m$ が設けられ、読出し線 $A L$ に結ばれる。列選択トランジスタのゲートは水平シフトレジスタ H の別の並列出力端例えば H_m に結ばれている。このシフトレジスタ H は信号入力端6とクロックパルス入力端7, 8を備える。読出し線 $A L$ は抵抗 R とそれに直列接続された電源 $V A$ を通して規準電位に接続される。抵抗 R にはトランジスタ T_v の開閉区間が並列に接続され、このトランジスタのゲートはクロックパルス ϕv_3 が導かれる端子10に結ばれている。 $A L$ と R の結合点は同時にセンサの出力端 A になつてゐる。

更に第二の垂直シフトレジスタ $V B$ が設けられその並列出力端 B_1 乃至 B_z が各行導体に設けられた第二の行選択トランジスタ $Z T_1'$ 乃至 $Z T_z'$ のゲートに接続されている。これらのトランジスタはその開閉区間を通して行導体 L_1 乃至 L_z の右端を一定電圧 V_{DD} が印加される接続点11に結ぶ。シフトレジスタ $V B$ は信号入力端12とクロ

ックパルス入力端 13, 14 を備える。列選択トランジスタ ST1 乃至 STm のゲートはスイッチングトランジスタ Tv1 乃至 Tvm の開閉区間を通して端子 15 に結ばれここにクロックパルス $\phi v2$ が導かれる。トランジスタ Tv1 乃至 Tvm のゲートは共通の端子 16 に結ばれ、ここにクロックパルス $\phi v1$ が導かれる。

シフトレジスタ VA, H および VB は例えば 2 相ダイナミックシフトレジスタとして構成される。VA の信号入力端 2 には電圧 P_A が加えられ、入力端 3 と 4 にはクロックパルス電圧 $\phi A1$ と $\phi A2$ が加えられる。シフトレジスタ H の信号入力端 6 には電圧 P_H が加えられ、入力端 7 と 8 にはクロックパルス電圧 $\phi H1$ と $\phi H2$ が加えられる。シフトレジスタ VB には信号入力端 12 を通して電圧 P_B が加えられ、入力端 13 と 14 を通してクロックパルス電圧 $\phi B1$ と $\phi B2$ が加えられる。

これらの電圧とクロックパルス電圧の時間経過を第 2 図に示す。 $\phi A1$ と $\phi B2$ は同一であるから

$\phi H1$ と $\phi H2$ によつて導き出されたものである。列導体上に送られた電荷は順次に読出し線 AL を通じて抵抗 R に導かれ、出力端 A にはセンサ信号 u_g を構成する電圧が現われる。続いて第 2 図に 19 として示されているパルス U_{RR} により L1 はリセットトランジスタ RT1 を通じて規準電位に接続され、トランジスタ T11 乃至 T1m は再び截止される。クロックパルス $\phi A1$ の開始からクロックパルス $\phi B1$ の終結までの時間は第 2 図に水平掃線期間 HAL1 として示され、 $\phi A1$ の開始から P_{lim} の終結までは行走査期間 t_{z1} となつている。

第 2 図に 20 として示された次のクロックパルス $\phi B1$ と共に出力端 A2 にパルス P_{A2} が現われ、それによつて行導体 L2 の総てのフォトダイオードが選択されてその電荷がそれぞれ対応する列導体 SP1 乃至 SPm に送られる。パルス P_{H1} から P_{lim} までのパルス列によりこれらの電荷が順次に読み出され、端子 A から対応するセンサ信号 u_g が送り出される。この読出し過程は各行行走査時間の

第 2 図の最上段のダイアグラムはクロックパルス電圧のものである。 $\phi A2$ と $\phi B1$ も同一であるからこれらの電圧は第 2 図の第 2 段目のダイアグラムで示される。

シフトレジスタ VA の信号入力端 2 にクロックパルス $\phi A1$ と時間的に一致するパルス電圧 P_A (この電圧は第 2 図に 17 として示され例えば論理 "1" を表わす) を導くと出力端 A1 には次のクロックパルス $\phi B1$ と時間的に一致して 18 として示されている P_{A1} が現われる。このパルスにより行導体 L1 は導通状態のトランジスタ ZT1 を通じて電圧 V_{DD} が加えられている端子 1 に結ばれ、選択トランジスタ T11 乃至 T1m の総てが導通状態となり光照射によつてセンサ素子 D11 乃至 D1m に集められた電荷が所属列導体 SP1 乃至 SPm に送られる。これに続く時間間隔中に H の並列出力端 H1 乃至 Hm にパルス P_{H1} 乃至 P_{lim} が高速のパルス列として現われる。これは入力端 6 のパルス P_H (これは論理 "1" を表わす) からクロック

最後に端子 Az にパルス P_{Az} が現われるまで行毎に繰り返され Lz に接続されているフォトダイオードの電荷はパルス P_{H1} から P_{lim} までのパルス列 21 a によりセンサ信号 u_g の形で端子 A を通じて読み出される。行期間 t_{z2} に続いて垂直掃線期間 VAL と呼ばれる期間が始まり、HAL1 の開始から VAL の終結までの時間は画像時間 BD1 として示される。次に続く画像時間 BD2 中にまず水平掃線期間 HAL1' が始まり、この期間中にフォトダイオード D11 乃至 D1m から列導体への次の電荷放出が実施される。

上記によれば行導体 L1 に接続されたフォトダイオード D11 乃至 D1m はリセットパルス 19 の開始からパルス P_{A1} の終結までの時間に対応する積分時間を持つことになる。しかしシフトレジスタ VB の入力端 12 に期間 HAL1' 中にクロックパルス $\phi B1$ と時間的に一致するパルス P_B (これは例えば論理 "1" を表わすもので第 2 図に 22 として示されている) が加えられると次に続くクロ

ックパルス $\phi B2$ と共に端子 B1 にパルス P_{B1} が現われ行導体 L1 にトランジスタ $ZT1'$ と端子 11 を通して電圧 V_{DD} を印加する。パルス 19 の終結まで D11 乃至 D1m に集められた電荷はこれによつて列導体 SP1 乃至 SPm に送られる。第2図に 24 乃至 26 と示されているクロックパルス $\phi v1$, $\phi v2$, および $\phi v3$ はトランジスタ $Tv1$ 乃至 Tvm および $ST1$ 乃至 STm を導通状態に移し抵抗 R をトランジスタ Tv でバイパスするからこれらの電荷は同時に電圧 U A に戻されたセンサ出力端 A に導かれ出力信号を作ることなく消滅する。期間 HAL2 中に期間 HAL1 中のパルス 22 の印加の結果として起る電荷の消滅はパルス 23 乃至 26 につけた斜線によつて暗示されている。期間 t_{z1} 乃至 t_{zn} の経過中に最後を 27 とする全体で n 個のパルス P_B がシフトレジスタ VB に読み込まれると期間 t_{z1} 乃至 t_{zn} 中に D11 乃至 D1m に集められた光発生電荷は水平掃線期間 HAL2 乃至 HAL ($n+1$) の間に再び消去される。次の

でこれらに対してはそれぞれ一つの行期間だけ与えられた対応するリセット時間と積分時間が与えられ、それらが合わさつて期間 BD1 に対応する一つの期間を構成する。従つて理論的には磁てのセンサ素子に対する積分時間を 0 と画像時間例えば BD1 の間で一つの行期間例えば t_{z1} に等しいステップをもつて変化させることができる。

画像センサの光照射強度 E が異なる場合にも端子 A に常に平均振幅が一定のセンサ信号が現われるためにはパルス数 n をそのときの光照射強度 E に関係して適定しなければならない。行の総数を z 、行時間を t_z とするとリセット時間 t_R は垂直掃線期間を無視して

$$t_R = n \cdot t_z \quad (1)$$

で与えられ、積分時間 t_I は

$$t_I = (z - n) \cdot t_z \quad (2)$$

となる。画像センサの出力信号の平均振幅 u_S は E と t_I に比例し

$$u_S = C_1 \cdot E \cdot t_I \quad (3)$$

行時間 $t_z(n+1)$ とそれに続く $P_{A1'}$ の開始までの時間の間に始めて D11 乃至 D1m に光照射に係する電荷が妨害を受けることなく集められパルス $P_{A1'}$ が到着すると列導体 SP1 乃至 SPm 移された後新しいセンサ信号 u_S として読み出される。これによつてフォトダイオード D11 乃至 D1m には期間 BD1 中に発生するパルス P_{B1} 中の最後のもの (これは第2図に 28 と示されている) の終結からパルス $P_{A1'}$ の終結までの時間に等しい積分時間 t_I が与えられる。パルス 18 の終結からパルス 28 の終結までの時間はリセット時間 t_R と呼ばれ、その間にフォトダイオードの電荷が繰り返し消去される。

これによつて行導体 L1 に接続されたフォトダイオードに対する積分時間を期間 BD1 中に発生するパルス P_B の個数 n によつて決定又は制御することができる。 n が大きい程 t_R が大きくなり積分時間 t_I が短くなる。他の行導体 L2 乃至 Lz に接続されたフォトダイオードに対して同様であつ

て与えられる。 C_1 は第一の定数である。 u_S が一定となるためには

$$t_I \cdot E = C_2, \quad C_2: \text{第二定数} \quad (4)$$

であることが必要である。(3)(4) から次の関係が導かれる:

$$n = z - \frac{C_2}{E}, \quad C_3: \text{第三定数} \quad (5)$$

センサ信号の振幅の平均値 u_S を画像センサの光照射強度 E に無関係に一定に保つ制御装置を第3図に示す。この装置の主要部はコンパレータ 29、逆進カウンタ 30 および前進カウンタ 31 である。コンパレータ 29 の第一入力端には参照電圧 V_R が導かれ、第二入力端は緩衝増幅器 32 の出力端に結ばれている。増幅器 32 の入力端はフォトダイオード 33 の一極に結ばれ、フォトダイオードは電圧 V_{DD} が印加される端子 34 を通して逆バイアスに加えられている。緩衝増幅器 32 とフォトダイオード 33 の連結点は一方向ではコンデンサ C に、他方向ではトランジスタ Tr の閉閉区間を通して規準電位に接続される。コンパレータ 29 の出

力端はRSフリップフロップFFのS入力端に結ばれ、フリップフロップのQ出力端はOR回路35の第一入力端に結ばれる。35の出力端はトランジスタTrのゲートに接続され、その第二入力端は端子36に結ばれ、この端子に画像周波数パルス37が常に垂直同期期間VAL(第2図)中に到着する。端子36は更にFFのR入力端に結ばれ、又二つのインバータ38と39の直列接続を通してカウンタ30のセット入力端40に結ばれる。FFのQ出力端は30のエネイブル入力端40aに結ばれ、カウンタ30は入力端41を介して画像センサの行数zに設定可能である。カウンタの計数入力端42は端子43に結ばれ、この端子に行周波数パルス38が常に水平同期期間HAL1内において到着する。逆進カウンタ30の計数状態は導線45を通して前進カウンタ31の入力端46に送ることができる。カウンタ31は計数入力端47を備えこの入力端は端子43に結ばれている。計数値送り出し用の出力端48はイ

れ、トランジスタTrを33を通して導通状態に移しコンデンサCを放電させる。同時にこれまで論理"1"が送られていた30のエネイブル入力端にQを通して論理"0"が導かれ、パルス37によつて調整された行数zにセットされた後到着した行周波数パルス44を数えていたカウンタ30がその状態にとめられる。ここで30が到達している計数値は次式：

$$z - \frac{l_1}{l_2} = z - \frac{(z-n) \cdot l_2}{l_2} = n \quad (7)$$

で与えられ、リセット時間 t_R もこれから求められる。30が到達した計数値は次の垂直同期期間VALの開始時に前進カウンタ31のセット端子31aに導かれるパルス37によつてその入力端46に移される。これによりカウンタ31は到着する行周波数パルス44の数を0から始めて受取った計数値に達するまで数える。この計数過程で31の出力端48は論理"0"に置かれ、出力端50からは論理"1"が送り出される。カウンタ31がそれと与えられた逆進カウンタ30の計数

ンバータ49を通して制御回路の出力端50に結ばれ、この出力端50は又カウンタ51のエネイブル入力端に結ばれている。

コンデンサCは各垂直同期期間においてトランジスタ35を導通状態にするパルス37により規準電位に戻される。フォトダイオード33を光ビーム33aで照射するとその照射強度Eに比例する電流iが流れ、コンデンサCが充電されてその電圧 V_C が上昇する。コンパレータ29の下方の入力端に導かれる電圧 V_C の値が V_R に達するとコンパレータ29が切り換えられその出力端は論理0から論理1に変わる。Cのリセット時間 t_R 即ちパルス37の発生から29の切換えまでの時間は次式：

$$t_R = C \cdot \frac{C \cdot V_R}{E} = \frac{C^2 \cdot V_R}{E} \quad (6)$$

で与えられる。(4)と(6)の比較から t_R と i が共に照射強度Eに逆比例することが示される。コンパレータ29が論理"1"を送り出すとFFがセットされQは論理"0"から論理"1"に切り換えら

れ、トランジスタTrを33を通して導通状態に移しコンデンサCを放電させる。同時にこれまで論理"1"が送られていた30のエネイブル入力端にQを通して論理"0"が導かれ、パルス37によつて調整された行数zにセットされた後到着した行周波数パルス44を数えていたカウンタ30がその状態にとめられる。ここで30が到達している計数値は次式：

第4図に示した第3図の回路の変更によりセンサ信号振幅 u_s の規定値 U_{s011} への調整が可能となる。そのためには制御回路STSの入力端ESTSをトランジスタTr1ソース・ドレン区間と高抵抗R1を通して端子52に結び、これに電圧 V_{DD} を加える。抵抗R1はトランジスタTr1が内部抵抗の高い制御可能な電源として機能するようにするためのものである。Tr1のゲートは差動増幅器53の出力端に結ばれ、この増幅器の負入力端は規定電圧 U_{s011} が導かれ正の入力端は抵抗R2

を通してセンサ出力端A(第1図)に結ばれている。更に53の正入力端はキャパシタンスC1を通して回路の規準電位に接続される。

第4図の回路ではセンサ信号に対してコンデンサC1と抵抗R2で構成された低域フィルタを使用して多数の画像周期に亘つて平均がとられる。信号の平均値は差動増幅器53において U_{o11} と比較され、その差によつて定電流源としてトランジスタTr1の電流 i_1 が制御される。この場合電流 i_1 が第4図のフォトダイオードの電流 i の代りとなる。制御回路STS内で実行されるその他の機能の経過は既に第3図について説明した通りである。第4図の装置によりセンサ信号の平均値は調整に不可避の偏差の限度まで U_{o11} に等しくされそれによつてセンサ信号の極めて精度なコントロールが実施される。

この発明による半導体画像センサを使用する電子式カメラの回路構成を第5図に示す。第1図の画像センサが半導体集積回路54の形で対物レン

ズ56を備えるカメラ55の画像面に置かれる。画像センサに必要な電圧とクロックパルス電圧は経過制御装置58から導線57を通して供給され、センサ信号はセンサの出力端子Aから回路59に送られこの回路において行ならびに画像周波数パルスを含むビデオ信号に変えられる。このビデオ信号は出力端60からVTR又はテレビジョン受像器61に送られる。制御回路STSの前には第3図に示すようにフォトダイオード33を接続しこれを補助光学系62を通して光照射することができ、又第4図について説明したように入力端ESTSを出力端Aと結ぶことができる。この接続は第5図に破線で示されている。制御回路の出力端50bから出たパルスP_Bは導線63を通つて経過制御装置58に達しそこから導線57を通して画像センサ54に送られる。一方制御回路STSの操作に必要なパルス37と44は経過制御装置内で作られ導線64を通して制御回路STSに送られる。カメラ55はムービーカメラでもステイルカメラでも

体に接続される。CIDセンサ素子の一例は文献(IEEE Journal of Solid State Circuits, SC-11, Feb. 1976, P.121-128)に記載されている。この素子ではリセット時間 t_R 中にセンサ素子に集められた電荷を消去させるためには列導体と同時に対応する行導体も回路の規準電位に戻すことが必要である。

4. 図面の簡単な説明

第1図はこの発明の一つの実施例の原理的結線図、

第2図は第1図の回路に対する電圧-時間ダイヤグラム、

第3図は第1図の回路に付設される制御回路の結線図、

第4図は第1図と第3図の回路に補充される補助回路、

第5図は第1図の画像センサを使用する電子式カメラの構成図である。

第1図においてH:水平シフトレジスタ、VA

